

# 基于软核 CPU 技术的 IP 电话接口设计

许文建,付慧生,陈洪波,阎静杰

(中国矿业大学 信电学院 江苏 徐州 221008)

**摘要:**提出了一种基于会话初始化协议的 VoIP 系统(包括 IP 电话终端、SIP 服务器和 PSTN 接入端口),并对 SIP 与 PSTN 的互联进行了系统级构建。利用 Altera 的 SOPC 软核 CPU 技术和 Nios II 处理器构建了一个 IP 电话终端。该设计具有灵活的可扩展性,能够在实现语音通信的基础上较容易地扩展视频接口、短信平台等多媒体功能,给产品用户和运营商提供了一种低成本的多媒体网络通信终端设备,具有广阔的市场前景。

**关键词:**VoIP 技术;SOPC;IP 电话终端;Nios II;软核 CPU 技术

**中图分类号:**TN91

**文献标识码:**B

**文章编号:**1004-373X(2008)11-093-04

## Study and Design of IP Phone Interface Based on Soft Core CPU Technology

XUE Wenjian, FU Huisheng, CHEN Hongbo, YAN Jingjie

(School of Information and Electrical Engineering, China University of Mining & Technology, Xuzhou, 221008, China)

**Abstract:** This paper brings forward a VoIP system based on Session Initial Protocol (SIP), including IP phone terminal, SIP server and PSTN interface. Meanwhile, it builds an interconnection structure between SIP and PSTN. It makes use of Altera SOPC soft core CPU technology and Nios II processor to build a IP phone terminal. It's able to expand flexibly and upgrade, such as easily expand a VGA interface and short message platform. That is a low-cost multi-media communication terminal for production user and server support. So it has a broad market foreground.

**Keywords:** VoIP technology; SOPC; IP phone terminal; Nios II; soft core CPU technology

## 1 引言

VoIP<sup>[1]</sup>技术是一种基于 IP 数据网的语音传输技术,它将标准的语音信号转换成压缩的数据报后在数据网络上而非传统的电话网上进行传输,是一种实时语音通信技术。在利用 VoIP 技术进行通信时,一般先使用语音压缩算法对语音信号进行压缩编码处理,再按 IP 标准进行打包,经 Internet 发送到接收地;接收端把这些语音数据报串起来,经解码解压缩处理后恢复成原来的语音信号,从而达到由 IP 网络传送语音的目的。其关键技术包括:信令、媒体编码、媒体实时传输、业务质量保障和网络传输等。

当然,VoIP 不是非电话网上传送语音业务的惟一方式,实际上,存在另外两种快速、高效、价格合理的能达到长途语音传输的方法,即帧中继语音网络技术(Voice over Frame Relay, VoFR)和 ATM 语音网络技术(Voice over Asynchronous Transfer Mode, VoATM 基于异步传输模式的语音网络技术),但目前这两种技术的发展速度较缓,技术不够成熟。

## 2 硬件系统设计

一个完整的 VoIP 系统应包含 IP 电话终端、网关、网守、网管系统、计费系统等几部分。本文重点研究可直接挂载在计算机网络上的 IP 电话终端。

### 2.1 硬件系统方案

通过对国内外 VoIP 技术的研究,要面向社会推广价格低廉的 IP 电话业务,普通用户的电话终端成本,运营商的设备、管理成本都是必须考虑的因素。因此,设计出了一个 VoIP 系统方案,如图 1 所示。

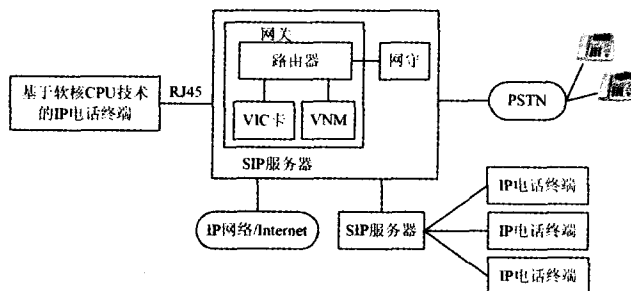


图 1 VoIP 系统整体设计图

该设计方案具有一个功能可扩展的基于软核 CPU 技术的 IP 电话终端;具备基于会话初始化协议的 SIP 服务器,该协议是专为网络会话而生的;并利用语音接口卡实

现 SIP 与 PSTN 的互联。具有技术先进、针对性强和通用性好等特点,是可行有效的。

### 2.2 IP 电话终端硬件设计

根据 IP 电话终端的硬件需求,为该终端配置了音频接口、音频编解码芯片 WM8731;网络接口芯片 DM9000A;存储器 IC42S16400;主控制器 EP2C35;直流电源 9 V,如图 2 所示。

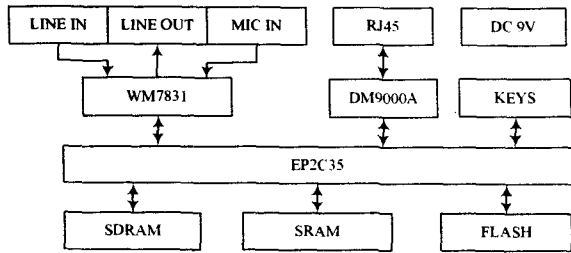


图 2 IP 电话终端电路结构图

IP 电话终端采用直流 9 V 供电,通过稳压芯片(输出 +5 V)为电路板供电,终端的 A/D、D/A 转换器选用了 Wolfson 公司的 24 b 音频编解码芯片 WM8731,以太网传输部分选用了 Davicom 公司的网络接口芯片 DM9000A,并为输入拨号配备了键盘(号码拨盘),为实现语音数据存储,还在电路上给终端配置了存储器(SDRAM, SRAM, FLASH),用户可以根据自己的情况选择包含所有或其中任一种存储器的电话机。本设计选用了其中的 SDRAM 作语音数据存储。

#### 2.2.1 拨号电路

为实现 IP 电话与普通电话的通用性,该终端加入键盘模块,按键开关 KEY0~KEY9,KEY\_X,KEY\_Y,KEY\_ON,KEY\_OFF(其中,除 KEY\_ON 和 KEY\_OFF 是锁闭式按键外,其余均为非锁闭式按键)采用行列扫描式接法,加入了 74HC245 总线收发器作为缓冲器,电路如图 3 所示(由于按键过多,图中仅给出 KEY0~KEY3 电路)。

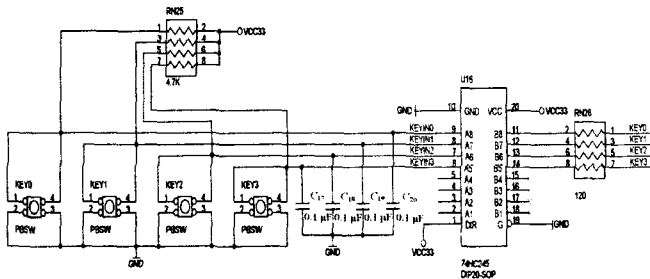


图 3 键盘输入及拨号电路

每个这种开关用来控制史密特触发电路,史密特触发装置的 14 个出口直接与 Cyclone II FPGA 相连。每个开关当不按下时提供一个高电平(3.3 V),在按下时提供一个低电平(0 V)。非锁闭式按键开关是反弹的,它们相当于电路的时钟或复位输入;锁闭式按键是不可反弹的,按下时相当于一个逻辑低电平(0 V),弹出时提供一个逻辑

高电平(3.3 V)。

#### 2.2.2 音频输入及编解码

音频输入及编解码电路是通过 Wolfson 公司的 WM8731<sup>[2]</sup>编解码器(编码器和解码器)实现的。它可以提供高质量的 24 b/s 音频,由一系列的 I<sup>2</sup>C 总线接口控制,这些接口连接到 Cyclone II FPGA 的引脚上。硬件电路如图 4 所示。

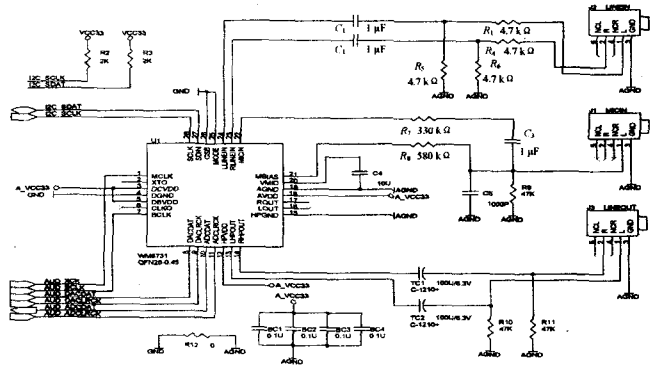


图 4 音频输入输出电路

### 3 软核 CPU 的构建

Altera 推出的 Nios/Nios II 系列嵌入式处理器扩展了目前世界上最流行的嵌入式软核处理器的性能,是 Altera 公司为其 FPGA 产品配套开发的软核 CPU。在逻辑功能上,它们是 32 b 的精简指令集 CPU,用户可以获得超过 200 DMIPS(Dhrystone Millions of Instructions Per Second,百万条指令/秒)的性能,并从三种处理器(e 型、s 型、f 型)以及超过 60 个的 IP 核中选择所需要的。Nios II 系统为用户提供了最基本的多功能性,设计师可以据此创建一个最适合他们需求的嵌入式系统。Nios 及 Nios II 处理器通过 FPGA 编程的方式实现用户所需,这是与传统的 CPU 的一个根本的差别。

SOPC 系统的平台包括:Altera 的 Nios 处理器、Avalon 总线,片内外存储器以及外设模块等。利用 SOPC Builder,用户可以很方便地将处理器、存储器和其他外设模块连接起来,形成一个完整的系统。其中,SOPC Builder 中已包含了 Nios 处理器和其他一些常用的外设 IP 模块。用户也可以设计自己的外设 IP。

可见,利用 SOPC 的软核 CPU 技术在以下方面具有很大的技术优势:提高系统性能;更低的系统成本;应对产品的生命周期;功能强大、易用的开发工具等。

SOPC Builder 是 Quartus II 附带的用来开发基于处理器、外围以及存储器的片上可编程系统的开发工具。SOPC Builder 可以根据用户的编辑实时地生成 .ptf 文件;系统 PTF 文件类似于一个数据库文件,它存储了系统模块列表,模块信息等。

在 SOPC Builder 环境里,用户可以直接调用软件提供

的用于构建 CPU 的基本模块,也可以自定义模块。本课程题需要的模块中,网络接口与语音处理接口需要自定义,在构建前必须有二者的源文件,设计采用了 Verilog HDL 书写源程序<sup>[3]</sup>,事先写好了 DM9000A.v 和 Open\_I2C.v 两个底层程序。

前述 SDRAM 接口、键盘输入接口、网络接口芯片接口、音频处理接口和 I<sup>2</sup>C 接口均连接到 Avalon 总线,相当于总线的外挂设备。构建完成,选择自动生成地址,其结果如图 5 所示。

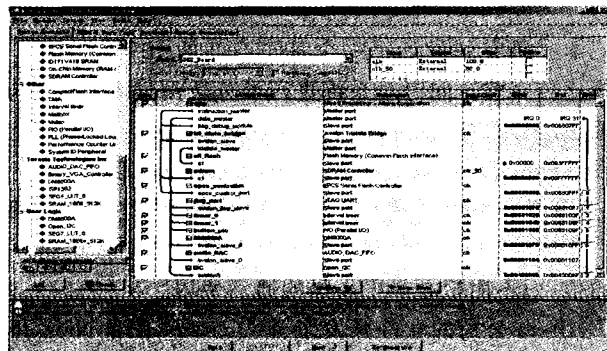


图 5 Nios II 处理器

构建完成后生成 (Generate). bsf 格式文件 system.bsf,转到 Quartus II 环境下可以直接调用,相当于一个自定义的控制器芯片。

#### 4 接口电路的软件设计

##### 4.1 软件设计

作为 IP 网络的一个端点,IP 电话必须像其他 IP 终端一样,为其分配 IP 地址、子网掩码、缺省路由器、DNS(Domain Name System,域名系统)等。同时它存在自动和人工两种配置方式,自动方式的 IP 电话必须使能 DHCP(Dynamic Host Configuration Protocol,动态主机分配协议),手动方式由用户对 IP 电话配置必要的信息。整个 IP 终端的软件设计包括了主控制器、网络接口、音频输入/输出和可选择的存储器等部分的设计,其软件系统结构如图 6 所示。

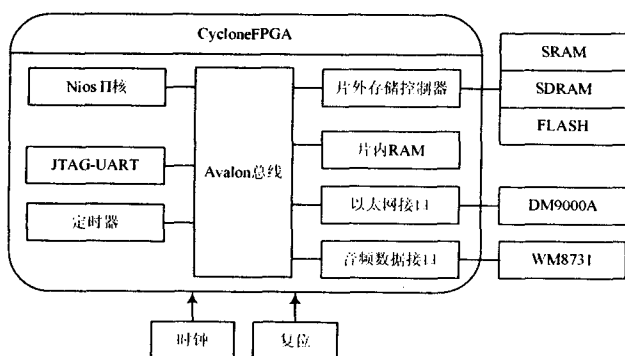


图 6 软件系统结构图

首先使用 SOPC Builder 系统工具构建了一个 Nios

CPU 作为整个系统的处理器核,它的 Avalon 总线对其他接口及控制器进行指令和数据传输,包括:由内部定时器控制的 Avalon 总线;为 Nios CPU 配置了 JATG 通用异步收发器 UART;为可选择的片外存储器配备了专用存储器接口;控制语音输入输出的音频数据接口,实现语音编解码的控制和流处理;以太网接口负责 CPU 与 DM9000A 的数据收发和协议转换;

工作过程如下:

当拨号确认后,主控制器对编解码器发送控制指令,开始语音 A/D 转换,并进行编码,送到片外存储器内进行缓存;Nios CPU 对拨号信息的解析确定目的地址,通过 Avalon 总线对以太网接口发送数据传输指令;将符合以太网标准的数据从片外存储器内读出,送入 Internet 中,返回确认信息。系统处理流程图如图 7 所示。

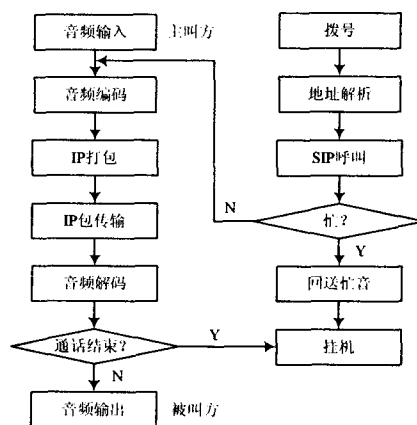


图 7 系统处理流程图

##### 4.2 I<sup>2</sup>C 语音模块

由于语音编解码器的处理延时是影响 VoIP 话音质量的因素之一,为了保证语音编解码的实时性,软件系统在控制 WM8731 编解码器的编解码同时,加入了 I<sup>2</sup>C 语音模块,以实现语音数据的实时处理。它采用自顶向下设计方法利用 Quartus II 进行设计<sup>[4]</sup>。

I<sup>2</sup>C 是一种双向制串行总线协议<sup>[5]</sup>,只有总线处于“非忙”状态时,数据传输才能被初始化。数据传输期间,只要时钟线为高电平,数据线都必须保持稳定,否则数据线上的任何变化都被当作“启动”或“停止”信号。它实现数据的实时传输。

首先在 Quartus II 环境内创建一个名为 I<sup>2</sup>C 的原理图文件,然后建立包括各个模块的顶层图(使用 Altera 提供的 LPM 功能模块或者建立自己的功能模块),在顶层图中将各个功能模块进行连接,如图 8 所示。

调试通过以后必须对其引脚进行手动设置,以便程序的下载,如图 9 所示。

将 Wolfson WM8731 音频编解码器被配置为控制模式,可以自动产生 AD/DA 的连续比特时钟和左/右声道时钟(CLOCK\_500.v)。编解码系统采样频率设定为

